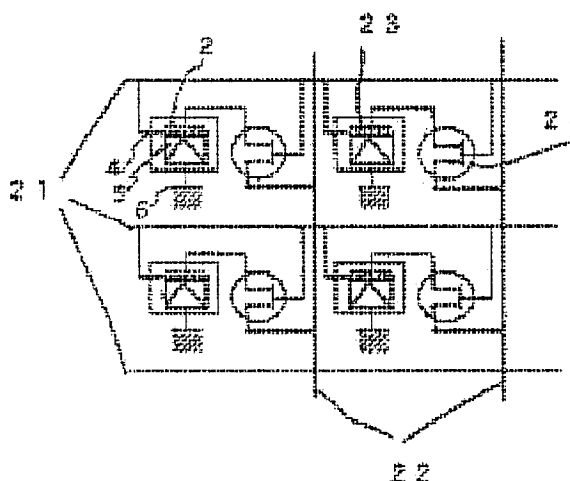


ELECTROLUMINESCENCE DISPLAY DEVICE**Publication number:** JP7057871 (A)**Publication date:** 1995-03-03**Inventor(s):** TANAKA MASAHIRO; WATANABE KUNIHIKO; TODOROKI SATORU; SAITO YUTAKA**Applicant(s):** HITACHI LTD**Classification:**- international: **G02F1/136; G02F1/1368; G09F9/30; H01L51/50; H05B33/08; H05B33/12; G02F1/13; G09F9/30; H01L51/50; H05B33/02; H05B33/12;** (IPC1-7): H05B33/08; G02F1/136; G09F9/30

- European:

Application number: JP19930204911 19930819**Priority number(s):** JP19930204911 19930819**Abstract of JP 7057871 (A)**

PURPOSE: To reduce the number of driving circuit elements constituting one picture element, and realize an active matrix electroluminescence display device with high density and high reliability. **CONSTITUTION:** A driving circuit for constituting one picture element by one voltage-controllable three-terminal type light emitting element 23 and one thin film transistor 24 is formed on a base. The three-terminal type light emitting element 23, for example, is constituted by successively laminating a gate electrode 2, a gate insulating film 3, a metal electrode (source electrode) 4, a light emitting layer 5, and a transparent electrode 6 on a glass base 1. Thus, the luminous intensity can be controlled by voltage control because of the use of the three-terminal type light emitting element, and the number of driving transistors can be reduced from two in the past to one.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-57871

(43) 公開日 平成7年(1995)3月3日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 5 B 33/08				
G 0 2 F 1/136	5 0 0	9119-2K		
G 0 9 F 9/30	3 6 5 C	7610-5G		

審査請求 未請求 請求項の数9 O L (全 10 頁)

(21) 出願番号 特願平5-204911

(22) 出願日 平成5年(1993)8月19日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 田中 政博

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 渡邊 邦彦

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 森 悟

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(74) 代理人 弁理士 藤田 利幸

最終頁に続く

(54) 【発明の名称】 電場発光表示装置

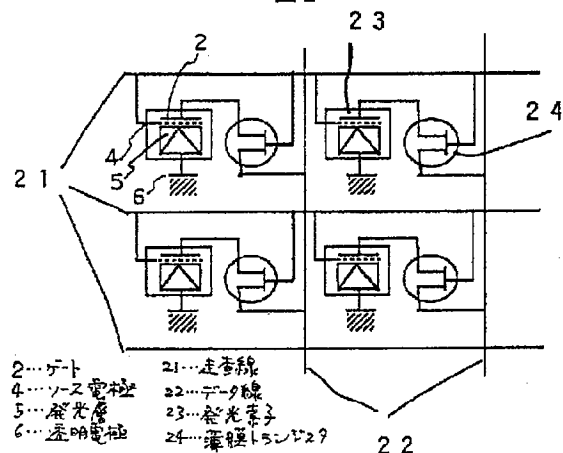
(57) 【要約】

【目的】 一画素を構成する駆動回路素子数を低減し、高密度、高信頼性のアクティブマトリクス電場発光表示装置を実現する。

【構成】 基板上に電圧制御可能な1個の3端子型発光素子23と1個の薄膜トランジスタ24とで一画素を構成する駆動回路を形成する。3端子型発光素子23としては、例えばガラス基板1上にゲート電極2、ゲート絶縁膜3、金属電極(ソース電極)4、発光層5及び透明電極6を順次積層した構造とする。

【効果】 3端子型発光素子を使用するため、電圧制御で発光強度を制御することができ駆動トランジスタを従来の2個から1個とすることができ、所期の目的が達成できる。

図2



【特許請求の範囲】

【請求項1】 3端子型電場発光素子を備えたアクティブマトリクス電場発光表示装置。

【請求項2】 基板上にゲート電極、ゲート絶縁膜、金属電極、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子を備えたアクティブマトリクス電場発光表示装置。

【請求項3】 基板上にn型半導体、p型半導体、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子を備えたアクティブマトリクス電場発光表示装置。

【請求項4】 一面素当たり1個の3端子型電場発光素子と1個の薄膜トランジスタとで構成してなるアクティブマトリクス電場発光表示装置。

【請求項5】 電力供給線と走査線とを兼ね備えた請求項1乃至4何れかが記載のアクティブマトリクス電場発光表示装置。

【請求項6】 薄膜トランジスタを有機物半導体薄膜トランジスタで構成してなる請求項4記載のアクティブマトリクス電場発光表示装置。

【請求項7】 電場発光表示装置を平板状として成る請求項1乃至6何れかが記載のアクティブマトリクス電場発光表示装置。

【請求項8】 基板上にゲート電極、ゲート絶縁膜、金属電極、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子。

【請求項9】 基板上にn型半導体、p型半導体、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電場発光表示装置に係り、特に電場発光素子を画素として同一平面上に二次元的に配設したアクティブマトリクスに好適な電場発光表示装置に関する。

【0002】

【従来の技術】 平板状ディスプレイとしては、液晶ディスプレイ、プラズマディスプレイ、EL（エレクトロルミネッセンスの略）ディスプレイ（以下、電場発光表示装置と云う）などが実用化されているが、このうち電場発光表示装置はカラー化できない、駆動電圧が高い、消費電力が大きい等の問題点があった。

【0003】 ところが発光層に有機薄膜を用いたEL素子（電場発光素子）では約10Vの電圧で駆動することが可能であり、また3原色の発光が可能でカラー化することができ、しかも低消費電力であるため、個々のEL素子における問題点は、研究開発レベルではほぼ解決していると云える。

【0004】 そこで、この種の有機薄膜を用いたEL素子を用いて表示装置を作れば液晶表示素子以上の性能と

低価格を実現できる可能性がある。有機薄膜EL素子の特性向上は発光層の薄膜化に負うところが大きく、膜欠陥のない電気絶縁耐圧の高い有機物薄膜を形成する技術の向上によって支えられていた。その成膜方法としては蒸着法が主体であり、他には単分子膜作成法としてのラングミュア・プロジェット法、キャスト法等も知られているが、これらは主たるものではなかった。

【0005】 しかし、有機物の蒸着、ラングミュア・プロジェット法は研究開発レベルでは検討されてきたが量産プロセス中で実用化された例はほとんど無く、また有機薄膜を発光層とする電場発光表示装置を製造するための微細加工プロセスも検討されていない等、従来技術は発光層に有機薄膜を用いた電場発光表示装置を製造するためのプロセス技術については考慮されていなかった。

【0006】 さらに、発光強度の面で単純マトリクス駆動方式で用いるには少し発光強度が不足するという問題もあった。単純マトリクス駆動方式は、TVと同一原理で走査点のみが順次発光するものであることから、実用レベルの明るさを得るには数万 Cd/m^2 の発光強度が必要である。しかし、現状では数百 Cd/m^2 のものがほとんどであり、最高でも4000 Cd/m^2 程度である。この程度の発光強度では単純マトリクスにすると暗すぎるためアクティブマトリクスにする必要がある。

【0007】 単純マトリクス駆動方式では上記のように走査線が走査している間だけ発光し残りの時間は発光しないため平均的には大変暗くなる。それに対しアクティブマトリクス駆動方式では映画の画面と同一原理で、各画素はほとんど常に発光しているので輝度の低いEL素子でも実用可能なディスプレイを作ることができる。

【0008】 このアクティブマトリクス駆動方式によると、EL素子は、電流により発光強度が変化するので、EL素子に流れる電流を制御する薄膜トランジスタ、その素子に流れる電流を制御する信号を記憶するメモリー、メモリーに信号を送る手段等が必要である。従って一面素当たり、EL素子の他に少なくとも2つの素子を組み込み、それに配線を施す必要があった。配線もEL発光素子に電流を流すための電源線と電流を制御する信号をメモリー素子に送るマトリクスが必要となった。

【0009】 図10は、従来のEL素子を用いたアクティブマトリクス電場発光装置の一例を示した回路図である。同図において、105はEL発光素子、103、104は共に薄膜トランジスタ（通常、アモルファスシリコン）、101は走査線、102はデータ線を示しており、図示のように一面素は1個のEL素子とこれを駆動する2個の薄膜トランジスタで構成されている。

【0010】 なお、この種のアクティブマトリクス駆動方式に関連ものとしては、例えば特開平2-148687号公報が挙げられる。

【0011】

【発明が解決しようとする課題】 図10に示したよう

に、従来のアクティブマトリクス電場発光装置においてEL発光素子105は、ダイオードと同様に2端子の発光素子からなり、一画素を構成する素子数は、1個のEL素子に対し2個の薄膜トランジスタが必要となる。特にEL発光素子105に流れる電流を制御する薄膜トランジスタ103は、電力供給線を兼ねた走査線101を通して大きな電流が流れるため、劣化を起し易く信頼性を著しく低下させる。また、電流が大きいのでゲート幅も大きくなり、一画素に占めるトランジスタ103の面積も大きくなり、そのため発光面の面積が小さくなり、高密度化による発光強度の増大に支障を来していた。

【0012】したがって、本発明の目的はこの様な従来技術の問題点を解消することであり、量産化に対処でき、しかも信頼性の高い改良されたアクティブマトリクス電場発光表示装置を実現することにある。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明の特徴とするところはアクティブマトリクス電場発光表示装置の一画素を、1個のEL発光素子に対し1個の薄膜トランジスタで形成できるように構成したものであり、特に電場発光素子の構造を3端子の電場発光素子で構成したことにある。好ましい代表的な3端子型EL発光素子の構成例としては、基板上にゲート電極、ゲート絶縁膜、金属電極、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子とした構造、もしくは基板上にn型半導体、p型半導体、発光層及び透明電極の順序で順次積層形成してなる3端子型電場発光素子とした構造が挙げられる本発明において、一画素を1個のEL発光素子に対し1個の薄膜トランジスタで形成できるようになったのは、3端子型電場発光素子を用いて信号電圧により発光強度を制御するようにしたことにより、発光のための電力供給と発光強度を決める信号とを分離した構成としたからである。

【0014】従来のEL発光素子が電流により発光強度を制御していたため電流制御用の回路を必要としたのに対し、本発明によれば発光強度は電圧制御となるため電流制御用の回路は不要となる。そのため前述のように発光素子と小容量の薄膜トランジスタ1個でアクティブマトリクスの一画素を形成することができ、製造プロセスを簡略化できる。

【0015】アクティブマトリクスの場合、薄膜トランジスタを形成する必要があるが、ゲート絶縁膜や半導体膜の形成は200～300℃の高温を要し、また平坦性の高い下地の上に成膜する必要がある。そのためプリント基板上に薄膜トランジスタを形成するのは困難な点が多い。そこで薄膜トランジスタは、耐熱性のフィルム上やガラス基板上に形成するのが容易であり、実用的である。フィルムとしてはポリエチレンテレフタレートやポリイミドのフィルムなどが好ましい。ガラスとしては

低ソーダガラスが好ましく、例えばホウ珪酸ガラスなどが使用できる。これらの上に薄膜トランジスタを形成し、その上に発光素子を形成すれば良い。

【0016】次にEL発光素子の発光層の形成方法について述べる。従来、有機薄膜EL素子の発光層の形成方法としては蒸着法が主たる方法であった。これは発光層の膜厚が素子の特性上、重要な要素であり、膜厚が100nm以下で、ピンホールがなく、均一性の高い膜を形成する方法として蒸着法が適していたからに他ならない。

【0017】カラー表示装置においては100～200μm間隔で赤、緑、青の発光層を並べて形成する必要がある。この発光層を形成するプロセスは液晶表示素子で用いられるカラーフィルタ形成プロセスと類似した方法で可能であるが、いくつかの点で発光層特有の問題点がある。カラーフィルタ形成法のうち、染色法は使用できない。ホトリソグラフィ法は可能であるが、似たような有機物を重ねることになるのでパターン形成工程におけるエッチングの際、高い選択比が得られ難いためさきに形成した発光層の保護を考慮する必要がある。

【0018】カラーフィルタの場合、保護層は加工後も除去されず残っても差し支えないが、発光層の場合は保護層が導電性であるなど特殊な条件を満たさない限り除去する必要がある。カラーフィルタに関してはこの他に印刷法、電着法などの手法があるが、これらについては膜厚100nmのピンホールの無い、均一性の高い膜を形成することは困難である。これらの方法を使用可能にするためには、膜厚を約1μmくらいにする必要があるがそうすると駆動電圧が約100Vとなり汎用集積回路で駆動できなくなる。これは膜の抵抗値が高くなり、電流が流れなくなるためである。従って、膜を構成する有機物の抵抗率が $5 \times 10^6 \Omega \cdot \text{cm}$ 以下であれば膜厚1μmであっても10Vくらいで十分な電流を得ることができ実用可能な発光強度を得ることができる。

【0019】そこで例えば印刷法で発光層を形成する場合、導電性ポリマーをベースに用いて、これに蛍光染料、電子輸送剤などを混合したものを発光層として印刷すれば膜厚が厚くても低電圧で駆動できる発光素子が形成できる。印刷法においてはこの問題の他に膜厚分布の問題がある。すなわち、印刷された樹脂組成物が表面張力などにより丸くかたまり膜厚の均一性が著しく損なわれる場合が多い点である。印刷法による有機EL発光素子の形成においてはこの問題を解決する工夫が必要である。

【0020】透明電極としては、インジウムとスズの酸化物(ITOと略称)をターゲットとしてスパッタ法により膜形成し、これをパターンニングして用いる。ITOのパターンニングは、ITOの加工性が悪いため、しばしば不良が発生する。また、EL素子の発光層は有機物を用いるためこの上にITOを形成すると発光層がブ

ラズマのダメージを受け特性が悪くなる。そこでITOは予め薄膜トランジスタマトリックスを形成したプリント板とは別のガラス基板または耐熱性の透明フィルム上に形成しておき、後で両者を貼り合わせ、発光層の有機物をITOに溶着させるなどの組立方法による方がプロセスとして容易である。

【0021】アクティブマトリックス形成時のパターンの形成方法としては、ホトレジストを用いたホトリソグラフィ法が一般である。また、透明電極を除きたい部分に凸部を設け、透明導電膜を形成した後ならい研磨により凸部の上の透明導電膜を除去し透明電極パターンを得ることもできる。また、表示装置の面積が大きくなると配線長が長くなりITOの抵抗による電圧降下が問題となる。そこでITO配線と平行に抵抗率の小さい金属配線を設置しITOの導電率の不足を補う必要を生じる。この場合、金属配線をブラックマトリックスの一部として利用することができる。

【0022】この透明電極を発光層を形成した上に貼り合わせるのであるが、発光層は膜厚の均一性が重要であり、貼り合わせの際に膜厚が一定となるようにする必要がある。それには膜厚が一定になるようにスペーサを用い、ホットプレスにより膜厚が均一になるように貼り合わせれば良い。スペーサとしては液晶表示素子を作る場合に用いられているようなガラスファイバーやビーズを発光層上にばらまいておき、ホットプレスの際に発光層に埋め込んで発光層の厚さをスペーサの大きさに揃えれば良い。ただし、従来の有機薄膜EL素子の発光層は膜厚が100nm程度しかなく、これに10Vの電圧を加えるとスペーサに沿って沿面放電を起こし絶縁破壊を起こしてしまう。これを防ぐには膜厚を厚くすれば良いが、それでは抵抗が大きくなり電流が流れなくなって、発光強度が著しく低下する。そこで発光層の膜厚を厚くするためには発光層の電気抵抗を低くし膜厚が厚くても充分な電流が得られるようにすれば良い。膜厚を1~2μmの範囲で印加電圧10Vで100mA/cm²の電流密度を得るために、抵抗率は1~2×10⁶Ω・cmであれば良く、このくらいの抵抗率の導電性高分子をベースポリマーに用いれば良い。

【0023】EL発光素子を構成する金属電極材料としては、Mg、In、MgAg、Al等比較的仕事関数が小さい金属が電子を注入するのに都合がよい。しかし、配線抵抗を考慮するとAlやCuがよい。Alはそのままでも使えるがMgと比べると駆動電圧がやや高くなる。Alは真空蒸着法で成膜した後、ホトリソグラフィにより配線パターンに加工する。Cuは表面をMg等でコーティングして用いれば良い。Cuも真空蒸着法で成膜できるが、鍍金による法が安価である。Mgも真空蒸着法により成膜する。その後でやはりホトリソグラフィにより配線パターンを形成する。画素の大きさは0.3mm×0.3mm以下であれば良い。カラーの場合は

その3分1の0.3mm×0.1mmの画素が3つ1組で1画素となる。

【0024】有機薄膜EL発光素子は、発光時蛍光体や電荷輸送剤が励起状態となるため酸化され易い、従って発光層を酸素から守るパッシベーションの配慮が必要である。これには酸素を遮断する能力の大きい高分子のフィルムをパッシベーション膜として表示装置パネル全体を被う方法がある。また、窒素等の不活性気体中でのパッケージ化はかなり有効な方法である。また、他の簡単な方法としては溶けたパラフィンに浸してパラフィンで被ってもよい。この場合、パラフィン中に脱酸素剤を混入しておけば更に有効なパッシベーション法となる。

【0025】なお、有機EL表示装置といえども通常の表示装置と同様に、各画素の周辺をとりまくようにブラックマトリックスを設けることにより画質を引き締めたり、反射防止膜をもうけて外部光が目に入らないようにすることにより、画像の視認性を向上することができる。

【0026】以上のように構成された本発明のアクティブマトリックス電場発光表示装置は、用途に応じて平面型は勿論のこと、所定の曲率を有する曲面型とすることもでき、例えばパーソナルコンピュータ、ワードプロセッサ、ポータブルテレビ等の電子装置の表示装置として、その他種々の商業用、工業用の表示装置として広く用いることができる。

【0027】

【作用】アクティブマトリックスにおいては、各画素はほとんど常に発光しているので輝度の低いEL発光素子でも十分に使用できる。そのかわり各画素のデータを記憶し、それに従って輝度を制御する機構が必要となる。具体的には薄膜トランジスタを各画素毎に作りつけることになる。従来の有機EL発光素子は2端子型のため輝度は電流に依存しており、これを制御するためには電流制御用に1つ、電流制御のデータを保持するために1つ都合2つの薄膜トランジスタを各画素毎に必要とした。

【0028】一方、本発明の3端子発光素子は、電界効果トランジスタに似た原理構成となっており、電界効果によりソース電極近傍にキャリアを誘起し集めることにより広い面積にわたって電流が流れるようにするものでゲート電圧が高いほど広い面積にわたって発光するようになるものである。すなわち、発光面積を変えることにより各画素の発光強度を変え画像情報を表示するものである。この3端子型の発光素子を用いれば各画素に作りつける薄膜トランジスタは一つずつで済み、構造を簡略化できる。

【0029】アクティブマトリックスの場合、電力を送る配線と画像データを送る配線および画像データの書き込みのタイミングを送る走査線に相当する配線が必要となる。すなわち、走査線、データ線の他に、電力線が必要となり、従来の2端子発光素子による単純マトリクスよ

り1本多い配線が必要となる。実際には、共通電極がもう1つ必要なので2本増えることになる。この様に沢山の配線を行うことは手間がかかり、不良率が上がり、コスト高の原因となる。これを避ける方法としては電力線を走査線としても活用する方法がある。

【0030】有機薄膜EL素子の場合、各発光素子が整流特性を有しているため逆方向に電圧が加えられても電流が流れずそのため発光しない。この性質を利用して、電力線に逆電圧を印加しその電圧で制御トランジスタのゲートを開くようにすれば良い。

【0031】また、抵抗率の低い導電性高分子をベースポリマーに用いることにより、発光層の膜厚が1~2 μ mの範囲でEL素子を作製することができるので、発光層の形成方法として印刷法や電着法、浸漬法等様々な手法が利用できる。さらに透明導電膜を後で接着する場合にもスペーサ等を使用して発光層膜厚を一定にするにも好適である。

【0032】

【実施例】以下、本発明の一実施例を図面にしたがって説明する。

〈実施例1〉図1~図4により第1の実施例を説明する。図1は3端子型電場発光素子の要部断面図、図2はこの3端子型電場発光素子を用いたアクティブマトリクス電場発光表示装置の平面回路図、図3は画素部断面図、図4は画素部平面図をそれぞれ示している。

【0033】(1)装置の構成

図1に示す3端子型電場発光素子は、輝度が電圧で制御される点の特徴であり、電界効果トランジスタに似た原理構成となっている。即ち、周知のパターン形成工程にしたがってガラス基板1上にゲート電極2を形成し、その上にゲート絶縁膜3を形成する。次いで、ゲート絶縁膜3上に網目状のソース電極4を形成し、その上に発光層5、さらに透明導電膜のドレイン電極6の順に積層する。

【0034】ゲート電極2に電荷を注入すると電界効果により網目状のソース電極4近傍にキャリアが誘起し集められ、チャンネルがソース電極4の周囲に広がって広い面積にわたって電流が流れるようになる。従って、ゲート電圧が高いほど広い面積にわたって発光することになり、各画素の発光面積を変えることにより画像情報を表示することができる。この3端子型電場素子を用いれば、発光強度を電圧で制御することができるため、1画素当たり、この素子と薄膜トランジスタ一つの合計2個の素子で構成することが可能となる。

【0035】図2は、この構成によるアクティブマトリクス電場発光表示装置の平面回路図を示したものであり、図中の23が3端子型電場発光素子、24が薄膜トランジスタである。21は電力供給を兼ねた走査線であり、発光素子23のソース電極4と画像情報書き込み用トランジスタ24のゲート電極とを接続している。こう

することで配線を1本少なくすることができる。

【0036】発光素子23が発光しているときは、素子23のソース電極4には0Vまたは負の電圧が加えられ、共通電極としているドレイン電極(透明電極)6には正の電圧が加えられている。このとき薄膜トランジスタ24のゲート電圧は発光素子23のソース電圧と同じく0Vまたは負であり、トランジスタ24のゲートは閉ざされ電流は流れない。

【0037】一方、画像情報の書き込みの時には、走査線21を介してトランジスタ24のゲートに正の電圧を加え、トランジスタ24のゲートを開く、このとき発光素子23のソース電極4にはトランジスタ24のゲートと同じ正の電圧が加えられ発光素子23は発光しない。この状態でデータ線22に画像情報を流すとトランジスタ24のソースからドレインを通して発光素子23のゲート電極2に画像情報が書き込まれる。次に、走査線電圧を0Vまたは負にするとトランジスタ24のゲートは閉じ発光素子23は画像情報に従った発光を開始する。

【0038】(2)製造方法

以下、図3及び図4にしたがってこの電場発光表示装置の製造方法の一例を説明する。図3は要部断面を、図4は一画素分の平面パターンをそれぞれ示している。図3の断面図に示したように、ガラス基板31上にアルミニウム膜をスパッタ法で成膜し、ホトリソグラフィにより発光素子23(図2参照)のゲートパターン32(2)とデータ線33(22)パターンを形成した。この上にアモルファスシリコン34、窒化珪素35を続けてプラズマCVD法で成膜し、ホトリソグラフィにより薄膜トランジスタ24(図2参照)を設けるためのアイランドを形成した。その上にプラズマCVD法により窒化珪素35を成膜した後、トランジスタ23のゲートとなり、発光素子23のソース電極4(図2参照)となるアルミニウム、マグネシウム合金36をスパッタ法で成膜し、ホトリソグラフィにより網目状のソース電極36(4)を含む配線パターンを形成した。

【0039】次いでその上に発光層37(5)を形成した。形成方法としては、前処理として希塩酸でソース電極36の表面を洗い表面酸化膜を除いた後、窒素気流下で乾燥し、そのまま空気に曝すこと無く熱転写法により予め準備した発光層を熱転写フィルムから基板上に転写し、赤、青、緑の三原色の発光層37を形成した。この方法によれば1 μ m以下の薄膜を平坦性良く形成することができる。但し、ひび割れやピンホールなどの欠陥ができ易く、これらはショートの原因となるため電着法により電気的に抵抗の低い部分に絶縁性の高分子膜を形成した。この例ではカラー表示装置とするため赤、青、緑の三原色の発光層37を設けたが、単色表示装置とすることもでき、その場合には単純な構造となる。

【0040】最後に、透明導電膜38(6)をつけたフィルムを別途準備しておき、透明導電膜38側を発光層

37に対向させホットプレスにより溶着した。

【0041】発光層37に用いる蛍光材料、ベースポリマ、電子輸送剤および正孔輸送剤としては表1、表2に挙げたものが利用できる。アクティブマトリクスの場合、発光強度が弱い、例えば $100 \sim 300 \text{ Cd/m}^2$ 発光層でも利用可能となる。透明電極38(6)は耐熱性の透明フィルム上にITOをスパッタ法で全面に均一に成膜されたもので、全面素共通の電極として用いる。

【0042】なお、本実施例に於いて3端子型発光素子のゲート電極32(2)として透明導電膜を用いると半透明の表示装置となる。例えば青、赤、緑の単色表示装置を作り、青、緑、赤の順に上から重ねてカラー表示装*

*置とすることが可能である。単色表示装置は発光層を蒸着法などで全面に形成しそのままパターンニング無し透明導電膜付きのフィルムを貼り合わせるにより容易に作ることができる。また、半透明のカラー表示装置を等間隔に並べて立体画像を表示することも可能である。また、本実施例による3端子型発光素子は、電圧により発光強度を制御することができるのでディスプレイとしての用途に限らず、その他、例えば光通信などの光源としても利用可能である。

【0043】

【表1】

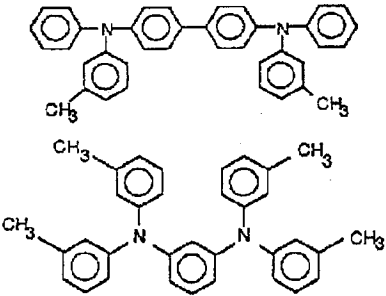
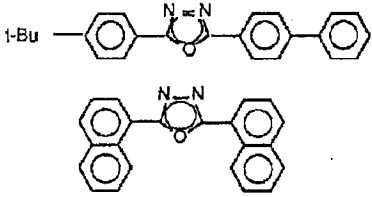
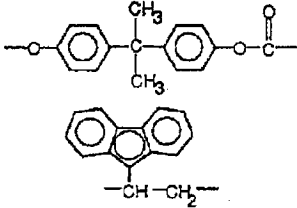
表1 発光剤の例

青色発光剤	
緑色発光剤	
赤色発光剤	

【0044】

【表2】

表 2 電荷輸送剤とベースポリマーの例

ホール 輸送剤	
電子輸 送剤	
ベース ポリマ ー	

【0045】〈実施例2〉図5は、さらに異なる構成の3端子型発光素子の断面図を、図6はこの発光素子を用いて構成した電場発光表示装置の画素分の等価回路図をそれぞれ示したものであり、第2の実施例となるものである。先ず図5について説明すると、この3端子型発光素子は、輝度が微小電流で制御される点が特徴であり、バイポーラトランジスタと似た原理構成となっている。すなわち、透明導電膜51からホールを、p型半導体層（微結晶シリコンカーバイド）53から電子を発光層52に注入し、発光層内で再結合させて発光させるものである。このとき電子は金属電極55からエミッターであるn型半導体層（微結晶シリコンカーバイド）54を経てベースであるp型半導体層53に注入される。ここで電子はホールと再結合し消滅し空乏化するので通常は電流が流れない。p型半導体層53に外部から少量の電子を注入するとp型半導体層内を電子が流れ、電流が流れる。そしてp型半導体層53からコレクタに相当する発光層52に電子が注入される。一方、透明電極51から発光層52にはホールが注入され、電子と結合して、光を発する。

【0046】この素子は、ガラス基板50上に金属電極55を形成し、その上にn型半導体層54、p型半導体層53の微結晶シリコンカーバイド膜をプラズマCVD法により順次成膜し、さらに発光層52を形成した後、透明導電膜51を成膜したフィルムを透明導電膜51側

を発光層52に対向させてホットプレスにより溶着して作製した。

【0047】なお、本実施例ではn型半導体層54、p型半導体層53にシリコンカーバイドを用いているが、これはバンドギャップが広く電子の注入に有利であるためであり、不純物による価電子制御が可能な半導体でバンドギャップが2 eV以上あればその他の半導体でも使用可能である。

【0048】発光層52に用いる蛍光材料、ベースポリマー、電子輸送剤および正孔輸送剤等については、実施例1の場合と同様に表1、表2に挙げたものが利用できる。発光層としては、アクティブマトリクスの場合、単純マトリクスと異なり発光強度が100~300 Cd/m²程度の弱い材料であっても利用可能となる。

【0049】本実施例ではシリコンカーバイドのpn接合上に発光層52を形成するので、実施例1のように電着法で欠陥を修正することは困難となる。そのため欠陥の少ない形成方法を選択する必要がある。蒸着法、スピン塗布法などにより全面成膜した後、ホトリソグラフィの技法によりパターン形成する等の必要がある。本実施例ではスピン塗布により、全面に膜形成した後パターン形成する方法によった。

【0050】この発光素子を用いたアクティブマトリクス電場発光表示装置では、図6に示したような回路を組んで薄膜トランジスタ61、コンデンサー62と組み合

わせて一つの画素を形成する。薄膜トランジスタ61をオンしたときにコンデンサー62に画素情報として電荷を蓄え、薄膜トランジスタ61がオフした後はこの電荷を少しずつ3端子型発光素子63のベースに流して発光させる。従って発光強度は常に変動し、またコンデンサー62の容量も比較的大きなものを必要とするので、表示装置としては実施例1に挙げた3端子型発光素子の方がより好適である。なお、コンデンサー62は薄膜トランジスタ61の製造工程の中で容易に形成することができる。

【0051】本実施例による3端子型発光素子63は、微少電流により発光強度を制御することができるのでディスプレイとしての用途に限らず、その他例えば光通信などにも利用可能である。

【0052】〈実施例3〉図7の回路図および図8の断面図により第3の実施例を説明する。これは実施例1と同様な3端子型発光素子23と薄膜トランジスタ24からなるアクティブマトリクス電場発光表示装置の例である。実施例1では同じ行内に配列された画素の発光素子を駆動する電力を送る配線（走査線）21を、薄膜トランジスタ23のゲート信号としても用いたが、本実施例では隣の行の画素の発光素子を駆動する電力を送る配線を薄膜トランジスタのゲート信号として用いている。

【0053】実施例1では画像情報を書き込む時、発光素子23のソース電極4に薄膜トランジスタ24をオンする正の電圧が加わるため、その電圧分だけ高い電圧を3端子型発光素子23のゲート2に加えなければ画像情報の書き込みが出来ないのに対し、本実施例のように隣の画素の電力供給線電圧を正にすることによりトランジスタ24のゲートをオンするようにすれば、より低い電圧で情報を書き込むことができる。

【0054】〈実施例4〉図9はさらに異なる構成となる第4の実施例を説明するもので、アクティブマトリクス電場発光表示装置の要部断面図を示している。実施例1の薄膜トランジスタ24の代わりに電界効果型の3端子発光素子23と類似の構造を有する3端子素子を用いるものである。すなわち、同図において、91は実施例1の発光素子23と同一構造の発光素子であり、92は有機薄膜トランジスタである。この有機薄膜トランジスタ92は、基本的には発光素子23と同一構造であるがトランジスタの役割を果たせばよく、発光素子23よりも極端に小さい面積の素子で構成している。

【0055】この構造の利点は薄膜トランジスタを形成するのにa-Siを用いない点である。そのためa-Siの成膜及びアイランド形成が不要になる。問題点としてはa-Siを用いた薄膜トランジスタにくらべ電流がとれないため動作速度が遅くなる点が挙げられる。その

他、発光層を形成する蛍光材料、ベースポリマ、電子輸送剤および正孔輸送剤等は、いずれも実施例1に挙げたものと同一のものが利用できる。

【0056】

【発明の効果】以上、本発明により所期の目的を達成することができた。すなわち、高密度にEL発光素子を配列することができ、しかも駆動回路が簡素化されたことにより信頼性の高いアクティブマトリクス電場発光表示装置を容易に実現することができた。

10 【図面の簡単な説明】

【図1】本発明の第1の実施例となる3端子発光素子の断面図。

【図2】同じく3端子発光素子を用いたアクティブマトリクス電場発光表示装置の回路図。

【図3】同じく3端子発光素子を用いたアクティブマトリクス電場発光表示装置の画素部断面図。

【図4】同じく3端子素子を用いたアクティブマトリクス電場発光表示装置の画素部平面図。

20 【図5】同じく第2の実施例となる3端子発光素子の断面図。

【図6】同じく3端子発光素子を用いたアクティブマトリクス電場発光表示装置の画素部回路図。

【図7】同じく第3の実施例となるアクティブマトリクス電場発光表示装置の回路図。

【図8】同じくその画素部断面図。

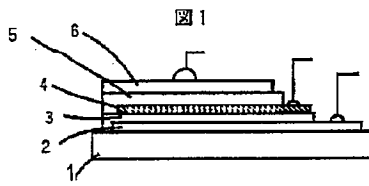
【図9】同じく第4の実施例となるアクティブマトリクス電場発光表示装置の画素部断面図。

【図10】従来の2端子発光素子を用いたアクティブマトリクス電場発光表示装置の回路図。

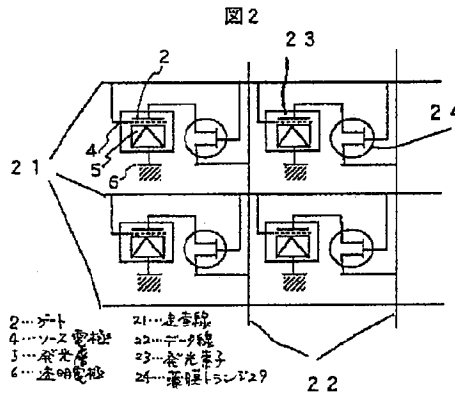
30 【符号の説明】

1…ガラス基板、 2…ゲート、
3…ゲート絶縁膜、 4…ソース電極、 5…
発光層、 6…透明電極、 21…走査線、
22…データ線、 23…発光素子、 2
4…薄膜トランジスタ、 31…ガラス基板、 3
2…ゲート、 33…データ線、 34…アモ
ルファスシリコン、 35…絶縁膜（窒化珪素）、 36
…ソース電極、 37…発光層、 38…透明電極、
50…ガラス基板、 51…透明電極、 5
2…発光層、 53…p型層、 5
4…n型層、 55…金属電極、 61…薄膜
トランジスタ、 62…コンデンサ、 63…発
光素子、 91…発光素子、 92…有機物半導体薄
膜トランジスタ、 101…走査線、 10
2…データ線、 103、104…薄膜ラン
ジスタ、 105…発光素子。

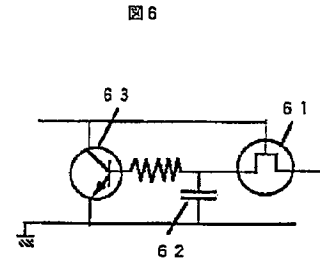
【図1】



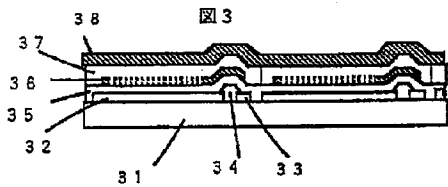
【図2】



【図6】

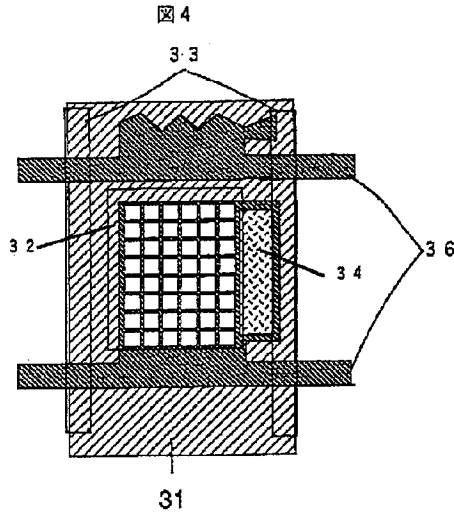


【図3】



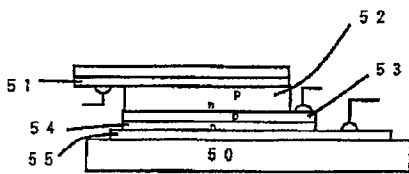
- 31 ... ガラス基板
32 ... ゲート
33 ... データ線
34 ... アモルファスシリコン
35 ... 窒化硅素
36 ... ソース電極
37 ... 発光層
38 ... 透明電極

【図4】



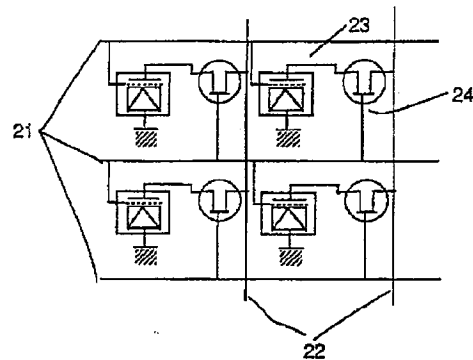
【図5】

図5

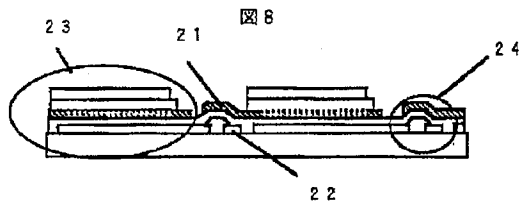


【図7】

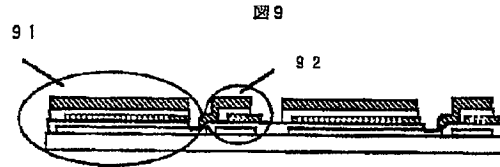
図7



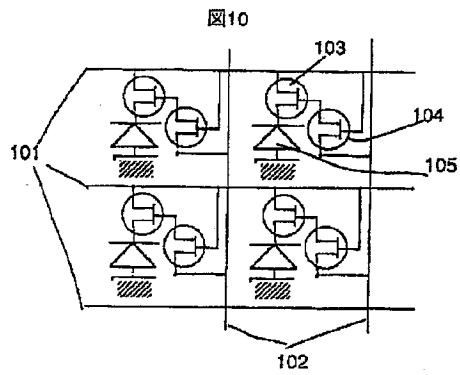
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 齊藤 裕
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所生産技術研究所内